

DIALOG(R)File 352:Derwent WPI
(c) 2001 Derwent Info Ltd. All rts. reserv.
009420701 **Image available**

WPI Acc No: 1993-114215/199314

XRAM Acc No: C93-050946

XRPX Acc No: N93-086757

Polycrystal silicon@ membrane prodn. with good yield - by heat treatment
of silicon@ membrane by using silane as raw gas through plasma (CVD)
method NoAbstract

Patent Assignee: SHARP KK (SHAF)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 5055140	A	19930305	JP 91210795	A	19910822	199314 B

Priority Applications (No Type Date): JP 91210795 A 19910822

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 5055140	A	4	H01L-021/20	

Title Terms: POLYCRYSTALLINE; SILICON; MEMBRANE; PRODUCE; YIELD; HEAT;
TREAT; SILICON; MEMBRANE; SILANE; RAW; GAS; THROUGH; PLASMA; CVD;
METHOD; NOABSTRACT

Derwent Class: L03; U11

International Patent Class (Main): H01L-021/20

International Patent Class (Additional): H01L-021/205; H01L-029/784

File Segment: CPI; EPI

DIALOG(R)File 347:JAPIO

(c) 2001 JPO & JAPIO. All rts. reserv.

04063440

MANUFACTURE OF POLYCRYSTALLINE SILICON FILM

PUB. NO.: **05-055140** [JP 5055140 A]

PUBLISHED: March 05, 1993 (19930305)

INVENTOR(s): ITO MASATAKA

KOJIMA YOSHIMI

FUJIWARA MASAHIRO

MORITA TATSUO

TSUCHIMOTO SHUHEI

APPLICANT(s): SHARP CORP [000504] (A Japanese Company or Corporation), JP
(Japan)

APPL. NO.: 03-210795 [JP 91210795]

FILED: August 22, 1991 (19910822)

INTL CLASS: [5] H01L-021/20; H01L-021/205; H01L-029/784

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components)

JAPIO KEYWORD:R004 (PLASMA)

JOURNAL: Section: E, Section No. 1393, Vol. 17, No. 353, Pg. 126, July
05, 1993 (19930705)

ABSTRACT

PURPOSE: To manufacture a good quality polycrystalline silicon film having a large crystal particle size with a superior productivity.

CONSTITUTION: An a-Si film is first produced at a temperature ranging from 450 deg.C-550 deg.C by plasma CVD techniques using silane as a source gas. Subsequently, the a-Si film is heated at a temperature ranging from 550 deg.C-600 deg.C, so that it becomes a polycrystalline silicon film.

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-55140

(43)公開日 平成5年(1993)3月5日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/20		9171-4M		
21/205		7454-4M		
29/784				
		9056-4M	H 0 1 L 29/ 78	3 1 1 F

審査請求 未請求 請求項の数1(全 4 頁)

(21)出願番号 特願平3-210795

(22)出願日 平成3年(1991)8月22日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 伊藤 政隆

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72)発明者 小島 義己

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72)発明者 藤原 正弘

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(74)代理人 弁理士 青山 葆 (外1名)

最終頁に続く

(54)【発明の名称】 多結晶シリコン膜の作製方法

(57)【要約】

【目的】 結晶粒径が大きい良質の多結晶シリコン膜を生産性良く作製する。

【構成】 まず、プラズマCVD法により、シランを原料ガスとして温度450℃乃至550℃でa-Si膜を作製する。続いて、上記a-Si膜を温度550℃乃至600℃で熱処理して多結晶化させる。

【特許請求の範囲】

【請求項1】 プラズマCVD法により、シランを原料ガスとして温度450℃乃至550℃でアモルファスシリコン膜を作製する工程と、上記アモルファスシリコン膜を温度550℃乃至600℃で熱処理して多結晶化させる工程を有することを特徴とする多結晶シリコン膜の作製方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、多結晶シリコン膜の作製方法に関し、より詳しくは、液晶ディスプレイやイメージセンサの薄膜トランジスタを製造するのに用いられる多結晶シリコン膜の作製方法に関する。

【0002】

【従来の技術】 従来、この種の多結晶シリコン膜の作製方法としては、シラン(SiH_4)を原料ガスとして、①低圧化学気相成長法(LPCVD法)により、温度550℃程度で基板上に直接多結晶シリコン膜を作製する方法、②LPCVD法により温度550℃程度で、またはプラズマCVD法により温度400℃以下で、基板上に一旦アモルファスシリコン膜(以下「a-Si膜」という。)を作製し、続いて、このa-Si膜を温度500～600℃で長時間熱処理して多結晶化することにより多結晶シリコン膜を作製する方法(固相成長法)が知られている。上記②の方法における多結晶化は、まずa-Si膜中に結晶核が発生し、次にこの結晶核を中心に結晶粒が成長し、隣り合う結晶粒が接する状態となって完了する。

【0003】

【発明が解決しようとする課題】 しかしながら、上記従来の多結晶シリコン膜の作製方法では、次のような問題がある。上記①の方法では、結晶粒径が1000Å程度以下のものしか得られない。このため、作製した多結晶シリコン膜を用いて薄膜トランジスタを製造した場合、しきい値電圧(絶対値)が大きい、電界効果移動度が小さいといった問題が生じ、良好なトランジスタ特性が得られない。また、上記②の方法で、a-Si膜をLPCVD法により作製した場合、結晶核の発生密度が高すぎて大きい結晶粒を得ることができない。このため、上記①の方法と同様に、薄膜トランジスタの良好な特性のものが得られない。一方、上記②の方法で、a-Si膜をプラズマCVD法により作製した場合、a-Si膜中に多量の水素が取り込まれ、熱処理(固相成長)時に、膜中から水素が離脱して膜が飛散する。このため、上記熱処理前に、温度450℃程度で脱水素処理(低温熱処理)を施さなければならず、生産性が良くないという問題がある。

【0004】 そこで、この発明の目的は、結晶粒径が大きい良質の多結晶シリコン膜を生産性良く作製できる多結晶シリコン膜の作製方法を提供することにある。

【0005】

【課題を解決するための手段および作用】 上記目的を達

成するため、この発明の多結晶シリコン膜の作製方法は、プラズマCVD法により、シランを原料ガスとして温度450℃乃至550℃でa-Si膜を作製する工程と、上記a-Si膜を温度550℃乃至600℃で熱処理して多結晶化させる工程を有することを特徴としている。

【0006】 この発明は本発明者による次の発見により創出された。本発明者は、プラズマCVD法によりa-Si膜を温度450℃～550℃で作製する場合、a-Si膜の中には水素が取り込まれなくなることを見出した。膜中に水素が取り込まれなくなることから、固相成長のための熱処理の前にわざわざ低温(450℃)で熱処理を行う必要がなくなり、生産性が高まる。また、上記a-Si膜を成長させた後、固相成長のための熱処理温度550℃～600℃を従来の固相成長法と同様に行っているため、結晶粒径が大きい良質の多結晶シリコン膜が成長する。したがって、この多結晶シリコン膜を用いて薄膜トランジスタを製造した場合、しきい値電圧(絶対値)が小さく、また電界効果移動度が大きくなり、良好なトランジスタ特性が得られる。

【0007】

【実施例】 以下、この発明の多結晶シリコン膜の作製方法を実施例により詳細に説明する。

【0008】 図1は多結晶シリコン膜の作製に用いたプラズマCVD装置の構成を示している。このプラズマCVD装置は、外部ヒータ1の中に石英管7を収容し、この石英管7内に、対向するアノード2とカソード4を備えている。上記アノード2は直接接地される一方、上記カソード4は高周波電源8に接続されている。

【0009】 多結晶シリコン膜の作製を開始するとき、まず、上記アノード2にガラス基板3を取り付ける。外部ヒータ1を制御して基板3の温度を500℃に設定する。そして、石英管7の一端から原料ガスとしてシラン5を取り込み、他端から排気して(排気を6で示す)、プラズマCVD法により、基板3上にa-Si膜を1000Å堆積させた。このとき、堆積条件として、シラン流量を20SCCM、管内ガス圧を0.1Torr、高周波電力密度を0.4W/cm²に設定した。次に、堆積したa-Si膜を、温度600℃、窒素雰囲気中で熱処理した。

【0010】 図2は、このようにして作製した多結晶シリコン膜のラマン散乱ピークの対称性FWHM(半値全幅)を示している。ここで、横軸はa-Si膜を堆積した温度であり、図中の○印はアニール温度600℃アニール時間24hのデータ、□印はアニール温度580℃アニール時間24hのデータ、▽印はアニール温度600℃、アニール時間72hのデータ、△印はアニール温度600℃、アニール時間24hのデータをそれぞれ示している(後述する図3においても同様)。この図2から、a-Si膜を堆積した温度が500℃～550℃のときFWHMが最小になること、すなわち多結晶シリコン膜の

結晶粒径が大きく、良質のものが得られることが分かった。

【0011】また、図3は、作製した多結晶シリコン膜のESR(電子スピン共鳴)の測定結果(スピン密度)を示している。この図3から、a-Si膜を堆積した温度が500℃～550℃のとき、スピン密度ダングリングボンドの量)が最小となることが分かった。したがって、図2の結果と同様に、a-Si膜を堆積した温度が500℃～550℃のとき良質の多結晶シリコン膜が得られることが分かった。

【0012】実際に、a-Si膜を温度500℃で堆積し、熱処理して作製した多結晶シリコン膜を用いてNMOS(Nチャネル・メタル・オキไซด์・セミコンダクタ)型薄膜トランジスタを製造したところ、しきい値電圧(絶対値)が小さく、かつ高移動度 $30\text{cm}^2/\text{V}\cdot\text{s}$ 以上の薄膜トランジスタを生産性良く安定して得ることができた。

【0013】

【発明の効果】以上より明らかなように、この発明の多結晶シリコン膜の作製方法は、プラズマCVD法により、シランを原料ガスとして温度450℃乃至550℃

でa-Si膜を作製する工程と、上記a-Si膜を温度550℃乃至600℃で熱処理して多結晶化させる工程を有しているので、結晶粒径が大きい良質の多結晶シリコン膜を生産性良く作製することができる。

【図面の簡単な説明】

【図1】 この発明の多結晶シリコン膜の作製方法に用いるプラズマCVD装置を示す図である。

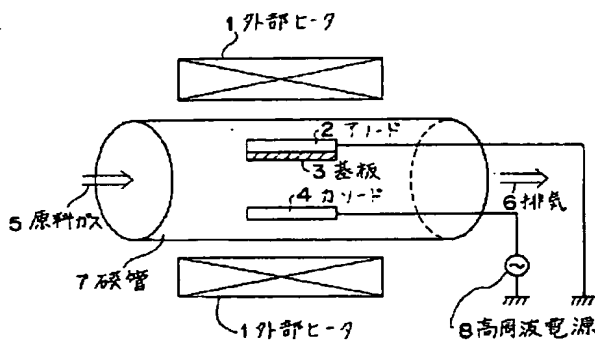
【図2】 この発明により作製した多結晶シリコン膜のラマン散乱ピークの対称性を示す図である。

【図3】 この発明により作製した多結晶シリコン膜のESRの測定結果を示す図である。

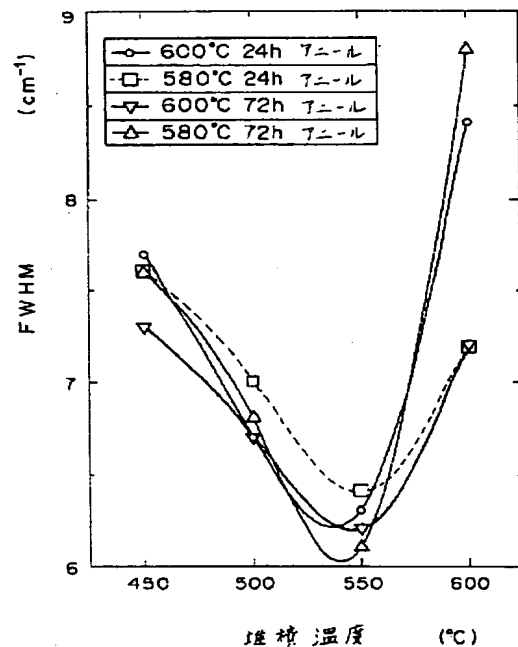
【符号の説明】

- 1 外部ヒータ
- 2 アノード
- 3 ガラス基板
- 4 カソード
- 5 原料ガス
- 6 排気
- 7 石英管
- 8 高周波電源

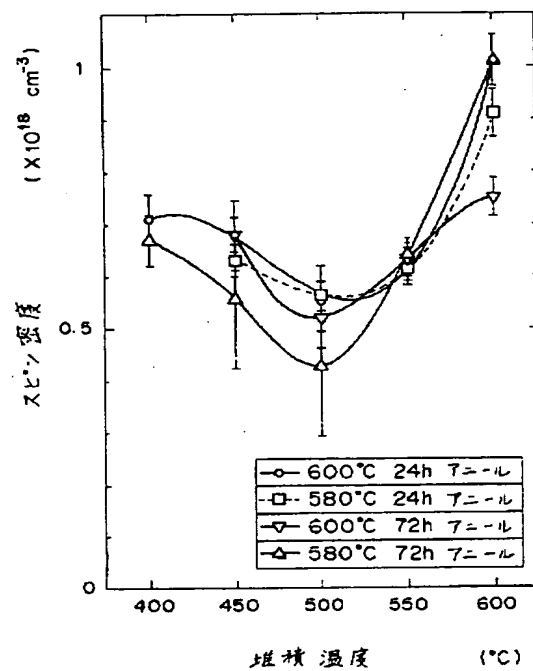
【図1】



【図2】



【図3】



フロントページの続き

(72) 発明者 森田 達夫
大阪府大阪市阿倍野区長池町22番22号 シ
ヤープ株式会社内

(72) 発明者 土本 修平
大阪府大阪市阿倍野区長池町22番22号 シ
ヤープ株式会社内